

Índice

<i>TEMA 16: FETs en pequeña señal</i>	16.1
16.1. INTRODUCCIÓN	16.1
16.2. CIRCUITO EQUIVALENTE DE PEQUEÑA SEÑAL	16.3

Tema 16

FETs en Pequeña Señal

16.1.- Introducción

Los circuitos amplificadores con transistores de efecto de campo se valen de la naturaleza de estos dispositivos como fuente de corriente gobernada por tensión. Tal y como se ha visto al analizar el MOSFET y el JFET, en la región de saturación I_D depende sólo de V_{GS} (en primera instancia) lo que permite su funcionamiento como fuente gobernada.

En la Figura 16.1a puede observarse el esquema básico de un amplificador con JFET y, en la Figura 16.1b la realización gráfica de la amplificación para el caso de bajas frecuencias (esto es, cuando todos los efectos capacitivos son despreciables) y con el punto de polarización situado en la región de saturación.

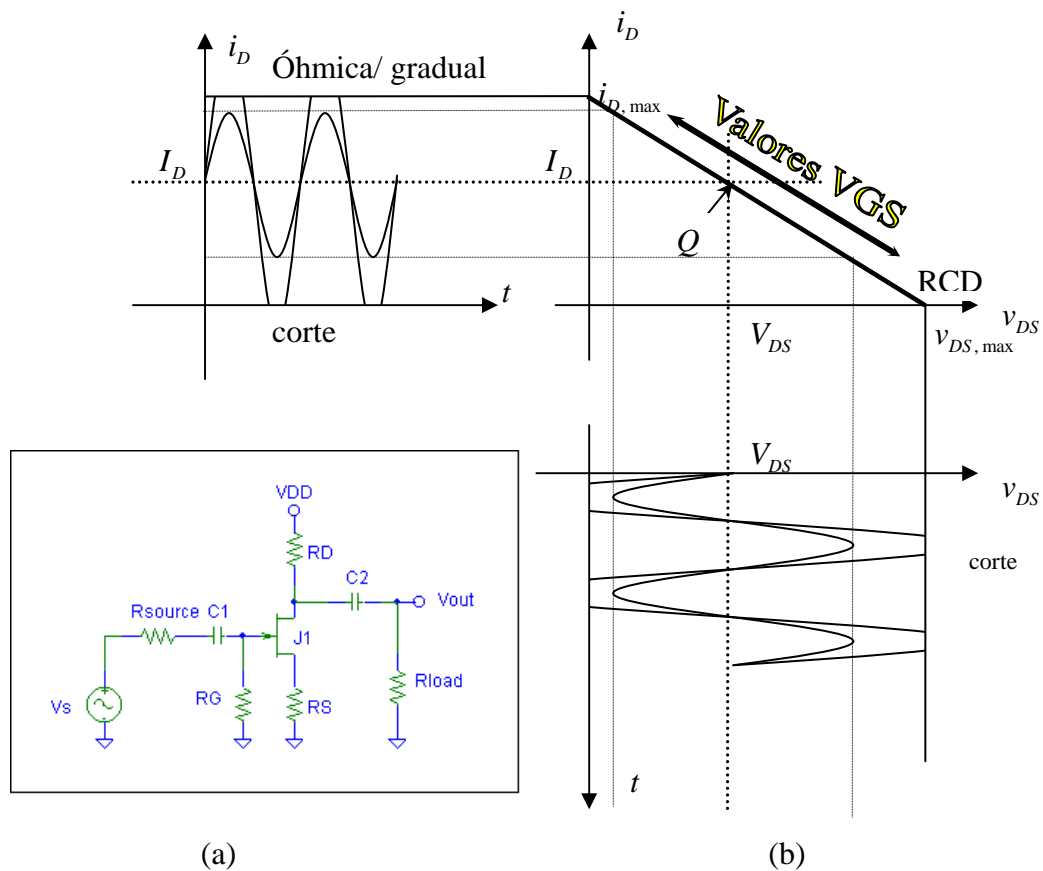


Figura 16.1.- Amplificador con JFET.

Vemos por lo tanto que, en el caso de trabajar en pequeña señal, puede admitirse una respuesta lineal.

Si el punto de funcionamiento se elige muy cerca de la región gradual o próximo a la tensión umbral, V_T , entonces la sinusoide de salida aparecerá recortada durante el semiciclo positivo o negativo de la señal de entrada.

El objetivo de este tema es, por lo tanto, deducir el circuito equivalente de pequeña señal de los FETs, el cual relaciona las componentes incrementales de las corrientes y tensiones en torno al punto de polarización.

16.2.- CIRCUITO EQUIVALENTE DE PEQUEÑA SEÑAL

Para fijar ideas vamos a referirnos a un JFET. La respuesta del JFET ante una señal dependiente del tiempo puede deducirse fácilmente si tenemos en cuenta el cuadripolo de la Figura 16.2.

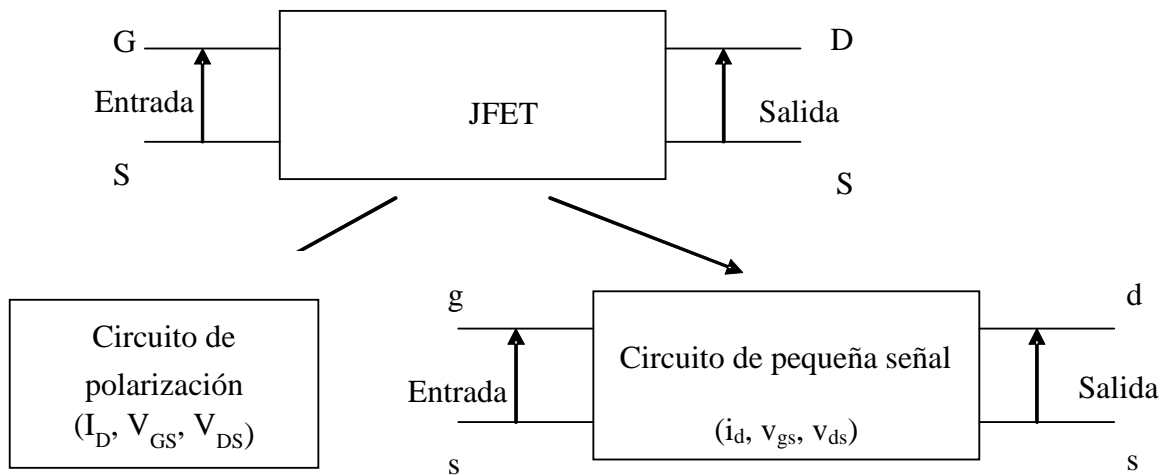


Figura 16.2.- El JFET visto como cuadripolo.

Las consideraciones que se van a hacer se limitan al caso de bajas frecuencias donde los efectos capacitivos pueden despreciarse.

Se comenzará examinando la entrada al dispositivo. En condiciones estándar de polarización de corriente continua, los terminales de entrada entre puerta y fuente están conectados dentro de la estructura por un diodo inversamente polarizado. Ahora bien, en aproximación de primer orden, un diodo inversamente polarizado se comporta como un circuito abierto a bajas frecuencias. Por lo tanto, es práctica habitual suponer un circuito abierto en el modelo de entrada al JFET.

En los terminales de salida, ya se ha establecido que en corriente continua $I_D = f(V_{DS}, V_{GS})$. Por lo tanto, cuando se superponen las tensiones alternas de drenador y puerta, v_{ds} y v_{gs} , a los respectivos valores de continua resulta que:

$$i_D = i_D(v_{DS}, v_{GS}) = i_D(V_{DS} + v_{ds}, V_{GS} + v_{gs}) = I_D(V_{DS}, V_{GS}) + i_d(v_{ds}, v_{gs})$$

$$i_d = i_D(V_{DS} + v_{ds}, V_{GS} + v_{gs}) - I_D(V_{DS}, V_{GS}) \quad (16.1)$$

Desarrollando en serie de Taylor el primer término de la ecuación (16.1) y truncando la serie en los términos de primer orden,

$$i_d = I_D(V_{DS}, V_{GS}) + \left. \frac{\partial i_D}{\partial v_{DS}} \right|_{Q, V_{GS} = cte} \cdot v_{ds} + \left. \frac{\partial i_D}{\partial v_{GS}} \right|_{Q, V_{DS} = cte} \cdot v_{gs} - I_D(V_{DS}, V_{GS})$$

$$i_d(t) = \left. \frac{\partial i_D}{\partial v_{DS}} \right|_{Q, V_{GS} = cte} \cdot v_{ds} + \left. \frac{\partial i_D}{\partial v_{GS}} \right|_{Q, V_{DS} = cte} \cdot v_{gs} \quad (16.2)$$

Ecuación que puede expresarse de la siguiente forma:

$$i_d(t) = g_d \cdot v_{ds} + g_m \cdot v_{gs}$$

$$g_d \equiv \left. \frac{\partial i_D}{\partial v_{DS}} \right|_{Q, V_{GS} = cte} \quad \text{"conductancia de salida o del canal"} \quad (16.3)$$

$$g_m \equiv \left. \frac{\partial i_D}{\partial v_{GS}} \right|_{Q, V_{DS} = cte} \quad \text{"transconductancia"}$$

La ecuación (16.3) puede considerarse la ecuación del siguiente circuito:

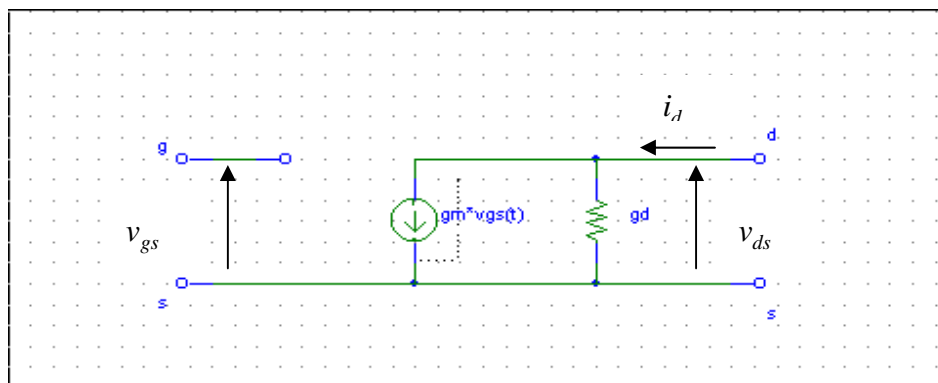


Figura 16.3.- Circuito equivalente de pequeña señal que caracteriza la respuesta en alterna a bajas frecuencias del JFET.

El razonamiento seguido para deducir el circuito representado en la Figura 16.3 sigue siendo igualmente válido para un MOSFET. En los MOSFETs, los trayectos entre puerta y fuente y entre puerta y drenador discurren a través de la capa aislante de óxido, y por lo tanto, la resistencia extremadamente alta de este itinerario no tiene influencia alguna sobre el funcionamiento del dispositivo y del circuito, es decir, se puede seguir considerando que el terminal de entrada (el terminal de puerta) se encuentra en circuito abierto.

Los valores de g_d y g_m dependen del punto de polarización. En particular, si el FET está polarizado en la región de saturación resulta que:

$$i_D = I_{DSS} \left(1 - \frac{v_{GS}}{V_T} \right)^2$$

$$g_d = \left. \frac{\partial i_D}{\partial v_{DS}} \right|_{Q, v_{GS} = cte} = 0 \tag{16.4}$$

$$g_m = \left. \frac{\partial i_D}{\partial v_{GS}} \right|_{Q, v_{DS} = cte} = -2 \cdot I_{DSS} \left(1 - \frac{V_{GS}}{V_T} \right) \frac{1}{V_T} = -2 \cdot I_{DSS} \left(\mp \sqrt{\frac{I_D}{I_{DSS}}} \right) \cdot \frac{1}{V_T}$$

$$g_m = \mp \frac{2}{V_T} \sqrt{I_D \cdot I_{DSS}} \tag{16.5}$$

Analizando estos resultados:

- g_m es siempre positiva ya que

JFET canal n	JFET canal p
$I_D, I_{DSS} > 0$	$I_D, I_{DSS} < 0$
$V_T < 0$	$V_T > 0$

- El hecho de que $g_d = 0$ en la REGIÓN DE SATURACIÓN es consistente con la pendiente teóricamente cero de las características $I_D - V_{DS}$ para $V_{DS} \geq V_{D,SAT}$.
- Si el FET está polarizado en la región puramente ÓHMICA o LINEAL, se puede demostrar que

$$g_{m, LINEAL} \cong 0$$

$$g_{d, LINEAL} = g_{m, SATURACION}$$

Otra forma de analizar el comportamiento del JFET en pequeña señal es a partir de la expresión de la corriente de drenador, I_D , teniendo en cuenta que $v_{GS} = V_{GS} + v_{gs}$:

$$i_D(t) = I_{DSS} \left(1 - \frac{v_{GS}}{V_T} \right)^2 = I_{DSS} \left(1 - \frac{V_{GS} + v_{gs}}{V_T} \right)^2$$

$$i_D(t) = I_{DSS} \left[\left(1 - \frac{V_{GS}}{V_T} - \frac{v_{gs}(t)}{V_T} \right)^2 \right] = I_{DSS} \left[\left(1 - \frac{V_{GS}}{V_T} \right)^2 + \left(\frac{v_{gs}(t)}{V_T} \right)^2 - 2 \cdot \left(1 - \frac{V_{GS}}{V_T} \right) \cdot \frac{v_{gs}(t)}{V_T} \right]$$

$$i_D(t) = I_{DSS} \cdot \left(1 - \frac{V_{GS}}{V_T} \right)^2 + I_{DSS} \left[\left(\frac{v_{gs}(t)}{V_T} \right)^2 - 2 \cdot \left(1 - \frac{V_{GS}}{V_T} \right) \cdot \frac{v_{gs}(t)}{V_T} \right]$$

$$i_D(t) \underset{v_{gs}(t) \ll V_T}{\cong} I_{DSS} \left(1 - \frac{V_{GS}}{V_T} \right)^2 - 2 \left(1 - \frac{V_{GS}}{V_T} \right) I_{DSS} \frac{v_{gs}(t)}{V_T}$$

$$i_D(t) = I_D + i_d(t) \Rightarrow \left\{ \begin{array}{l} I_D = I_{DSS} \cdot \left(1 - \frac{V_{GS}}{V_T} \right)^2 \\ i_d(t) = -2 \cdot \left(1 - \frac{V_{GS}}{V_T} \right) \cdot I_{DSS} \cdot \frac{v_{gs}(t)}{V_T} = g_m v_{gs}(t) \end{array} \right\}$$

$$\text{siendo } g_m = -2 \frac{I_{DSS}}{V_T} \left(1 - \frac{V_{GS}}{V_T} \right) = -2 \frac{\sqrt{I_{DSS}}}{V_T} \sqrt{I_{DSS}} \left(1 - \frac{V_{GS}}{V_T} \right) = 2 \frac{\sqrt{I_{DSS}}}{|V_T|} \sqrt{I_{DSS} \left(1 - \frac{V_{GS}}{V_T} \right)^2}$$

$$g_m = \frac{2\sqrt{I_D I_{DSS}}}{|V_T|}$$

